FPGA简介背景　　目前以[硬件描述语言](https://www.baidu.com/s?wd=%E7%A1%AC%E4%BB%B6%E6%8F%8F%E8%BF%B0%E8%AF%AD%E8%A8%80&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)（Verilog 或 VHDL）所完成的[电路设计](https://www.baidu.com/s?wd=%E7%94%B5%E8%B7%AF%E8%AE%BE%E8%AE%A1&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)，可以经过简 单的综合与布局，快速的烧录至 FPGA 上进行测试，是现代 IC 设计验证的技术主流。这些可编辑元件可以被用来实现一些基本的逻辑门电路（比如AND、OR、XOR、NOT）或者更复杂一些的组合功能比如[解码器](https://www.baidu.com/s?wd=%E8%A7%A3%E7%A0%81%E5%99%A8&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)或数学方程式。在大多数的FPGA里面，这些可编辑的元件里也包含记忆元件例如触发器（Flip－flop）或者其他更加完整的记忆块。 　　[系统设计师](https://www.baidu.com/s?wd=%E7%B3%BB%E7%BB%9F%E8%AE%BE%E8%AE%A1%E5%B8%88&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)可以根据需要通过可编辑的连接把FPGA内部的逻辑块连接起来，就好像一个电路试验板被放在了一个芯片里。一个出厂后的成品FPGA的逻辑块和连接可以按照设计者而改变，所以FPGA可以完成所需要的逻辑功能。 　　FPGA一般来说比ASIC（专用集成芯片）的速度要慢，无法完成复杂的设计，而且消耗更多的电能。但是他们也有很多的优点比如可以快速成品，可以被修改来改正程序中的错误和更便宜的造价。厂商也可能会提供便宜的但是编辑能力差的FPGA。因为这些芯片有比较差的可编辑能力，所以这些设计的开发是在普通的FPGA上完成的，然后将设计转移到一个类似于ASIC的芯片上。另外一种方法是用CPLD（复杂可编程逻辑器件备）。 CPLD与FPGA的关系　　早在1980年代中期，FPGA已经在PLD设备中扎根。CPLD和FPGA包括了一些相对大数量的可以编辑逻辑单元。CPLD逻辑门的密度在几千到几万个逻辑单元之间，而FPGA通常是在几万到几百万。 　　CPLD和FPGA的主要区别是他们的系统结构。CPLD是一个有点限制性的结构。这个结构由一个或者多个可编辑的结果之和的逻辑组列和一些相对少量的锁定的寄存器。这样的结果是缺乏编辑灵活性，但是却有可以预计的延迟时间和逻辑单元对连接单元高比率的优点。而FPGA却是有很多的连接单元，这样虽然让它可以更加灵活的编辑，但是结构却复杂的多。 　　CPLD和FPGA另外一个区别是大多数的FPGA含有高层次的内置模块（比如加法器和乘法器）和内置的记忆体。一个因此有关的重要区别是很多新的FPGA支持完全的或者部分的系统内重新配置。允许他们的设计随着系统升级或者动态重新配置而改变。一些FPGA可以让设备的一部分重新编辑而其他部分继续正常运行。FPGA工作原理　　FPGA采用了逻辑单元阵列LCA（Logic Cell Array）这样一个概念，内部包括可配置逻辑模块CLB（Configurable Logic Block）、输出输入模块IOB（Input Output Block）和内部连线（Interconnect）三个部分。FPGA的基本特点　　1）采用FPGA设计ASIC电路，用户不需要投片生产，就能得到合用的芯片。 　　2）FPGA可做其它全定制或半定制ASIC电路的中试样片。 　　3）FPGA内部有丰富的触发器和I／O引脚。 　　4）FPGA是ASIC电路中设计周期最短、开发费用最低、风险最小的器件之一。 　　5) FPGA采用高速CHMOS工艺，功耗低，可以与CMOS、[TTL电平](https://www.baidu.com/s?wd=TTL%E7%94%B5%E5%B9%B3&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)兼容。 　　可以说，[FPGA芯片](https://www.baidu.com/s?wd=FPGA%E8%8A%AF%E7%89%87&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)是小批量系统提高系统集成度、可靠性的最佳选择之一。 　　FPGA是由存放在片内RAM中的程序来设置其工作状态的，因此，工作时需要对片内的RAM进行编程。用户可以根据不同的配置模式，采用不同的编程方式。 　　加电时，[FPGA芯片](https://www.baidu.com/s?wd=FPGA%E8%8A%AF%E7%89%87&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)将EPROM中数据读入片内编程RAM中，配置完成后，FPGA进入工作状态。掉电后，FPGA恢复成白片，内部逻辑关系消失，因此，FPGA能够反复使用。FPGA的编程无须专用的FPGA编程器，只须用通用的EPROM、PROM编程器即可。当需要修改FPGA功能时，只需换一片EPROM即可。这样，同一片FPGA，不同的编程数据，可以产生不同的电路功能。因此，FPGA的使用非常灵活。FPGA配置模式　　FPGA有多种配置模式：并行主模式为一片FPGA加一片EPROM的方式；主从模式可以支持一片PROM编程多片FPGA；串行模式可以采用串行PROM编程FPGA；外设模式可以将FPGA作为微处理器的外设，由微处理器对其编程。 　　如何实现快速的时序收敛、降低功耗和成本、优化时钟管理并降低FPGA与PCB[并行设计](https://www.baidu.com/s?wd=%E5%B9%B6%E8%A1%8C%E8%AE%BE%E8%AE%A1&from=1012015a&fenlei=mv6quAkxTZn0IZRqIHckPjm4nH00T1d9mH7hujIhnWb3mWN9myPh0ZwV5Hcvrjm3rH6sPfKWUMw85HfYnjn4nH6sgvPsT6KdThsqpZwYTjCEQLGCpyw9Uz4Bmy-bIi4WUvYETgN-TLwGUv3EnHbYPH64nW6YnH6znjnkPHbYr0)的复杂性等问题，一直是采用FPGA的系统设计工程师需要考虑的关键问题。如今，随着FPGA向更高密度、更大容量、更低功耗和集成更多IP的方向发展，系统设计工程师在从这些优异性能获益的同时，不得不面对由于FPGA前所未有的性能和能力水平而带来的新的设计挑战。 　　例如，领先FPGA厂商Xilinx最近推出的Virtex-5系列采用65nm工艺，可提供高达33万个逻辑单元、1,200个I/O和大量硬IP块。超大容量和密度使复杂的布线变得更加不可预测，由此带来更严重的时序收敛问题。此外，针对不同应用而集成的更多数量的逻辑功能、DSP、嵌入式处理和接口模块，也让时钟管理和电压分配问题变得更加困难。 　　幸运地是，FPGA厂商、EDA工具供应商正在通力合作解决65nm FPGA独特的设计挑战。不久以前，Synplicity与Xilinx宣布成立超大容量时序收敛联合工作小组，旨在最大程度帮助地系统设计工程师以更快、更高效的方式应用65nm FPGA器件。设计软件供应商Magma推出的综合工具Blast FPGA能帮助建立优化的布局，加快时序的收敛。 　　最近FPGA的配置方式已经多元化！